

# ELEKTRONIK TIDNINGEN



Graeme Clark  
Produktmarknadsexpert  
Renesas Europa

## Samma processor olika processer olika prestanda

Med en och samma cpu implementerad i olika processteknologier täcker man in olika prestandakarakteristiker i en och samma processorfamilj.

Redaktör  
Jan Tångring  
jan@etn.se  
0734-17 13 09

**EMBEDDED**  
EXPERT

30 augusti 2011 © Renesas och Elektroniktidningen

Kostnadsfria rapporter om inbyggda system – [etn.se/expert](http://etn.se/expert)



# Samma processor olika processer olika prestanda

Författaren Graeme Clark är produktmarknadsexpert på affärsområdet Industri på Renesas Electronics i Europa

Styrkretsar byggs i allt större utsträckning modulärt. Det gör det allt enklare att använda samma cpu och periferienheter i processorer byggda i olika halvledarprocesser, vilket betyder att processorer som är hårdvaru- och mjukvarukompatibla ändå kan ha olika karakteristik vad gäller elektriska egenskaper och prestanda. Eftersom de olika halvledarprocesserna har olika karakteristik, kan processorer i samma familj optimeras för olika tillämpningsområden.

Renesas 32-bitars ciscfamilj RX är ett bra exempel. Den använder inbyggd-nadsflashtekniken Monos (metal-oxide-nitride-oxide-silicon) i olika processgeometrier för att skapa lösningar för olika tillämpningsområden.

Monos är en robust flashteknik med en

nära 20-årig produktionshistorik. Den förekommer i flera miljoner styrkrets- och minnesprodukter. Kärnan i tekniken är att minnescellerna använder en elektronfälla snarare än en flytande grind för att hålla den laddning som indikerar logisk etta och nolla.

Användandet av en elektronfälla får konsekvensen att en eventuell defekt som skulle kunna resultera i att kretsen fallerar, inte resulterar i att en flytande grind sakta dräneras på alla sina laddningsbärare, och hela flashcellen förstörs; istället dräneras endast laddningsbärarna kring defekten. Detta gör kretsen mer robust, vilket man i konventionell flashteknik åstadkommer genom att öka några av cellens dimensioner. I monosflash behövs inte detta – dimensionerna kan tvärtom reduceras.

Det betyder att monostekniken möjliggör kostnadseffektiva styrkretsar med stora inbyggda flashminnen. Mer avancerad processteknik resulterar dessutom i att cellerna blir mindre, vilket ger högre åtkomsthastighet med en äkta accesstid på 10 nanosekunder eller lägre, och detta fortfarande med god robusthet över kretsens hela temperaturintervall.

BILD 1 VISAR CELLSTRUKTUREN I MONOS jämförd med konventionell norflash, och deras respektive kretsdiagram. Laddningsbärarna på den flytande grinden bestämmer huruvida en etta eller nolla lagras. I en konventionell flashcell är den flytande grinden ledande, vilket får som konsekvens att alla laddningsbärare dräneras när det uppstår en läcka i oxidskiktet. I monosflash finns inte detta problem, eftersom den har ett laddningslagringslager tillverkat av en ickeledande nitrid ( $\text{Si}_3\text{N}_4$ ), vilket löser problemet. Detta betyder dessutom att monosflash kan erbjuda ett mycket stort antal skrivcykler – i de senaste versionerna upp till 100 000 stycken.

Andra avgörande tekniska parametrar är läs- och skrivspänningar och, i synnerhet, flashcellens tröskelspänning,  $V_{th}$ . Cellstrukturen i monosflash innebär att läsning kan ske med samma låga spänning som kärnlogiken använder. Konsekvensen blir att cellens styrlogik och word-line-drivers (WL) kan konstrueras i snabb Cmos för kärnlogik utan speciell högspänningslogik. Därmed minimeras behovet av laddningspumpar som genererar högre spänningar till läsoperationer, vilket i sin tur spar in utrymme och kostnader och dessutom möjliggör läsning i hög takt och i vissa fall även att

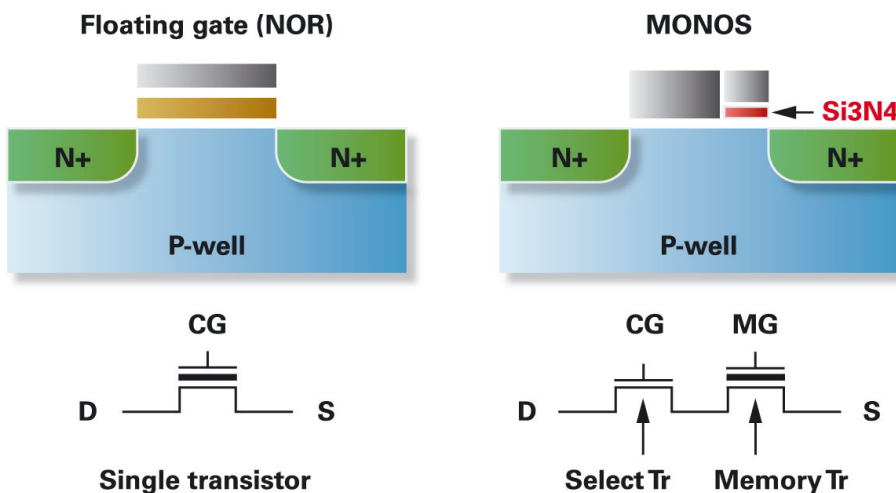


Bild 1. Jämförelse mellan celler i nor- och monosflash. CG står för "Control Gate" och MG för "Memory Gate".

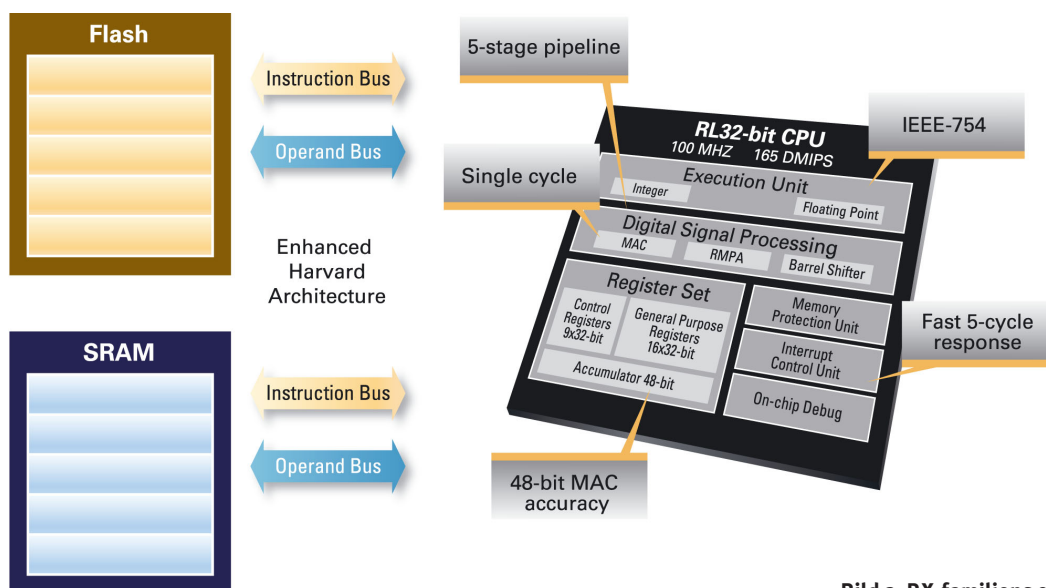


Bild 2. RX-familjens cpu-arkitektur.

kretsen kan arbeta under låg spänning. De lägre spänningarna, och att man undviker spänningspumpar, hjälper till att sänka kretsens energiförbrukning.

Monostekniken finns redan tillgänglig för en rad processnoder, från 180 nm till 90 nm, som var och en kan optimeras för olika prestandakarakteristik. Därmed är Monos en perfekt plattform för att vidareutveckla styrkretsfamiljen RX.

Cpu:n i RX är en 32 bitars ciscärna med en pipeline på fem steg, optimerad för att köra prestandatillämpningar utvecklade i programspråket C och med inbyggt stöd för operativsystem. Den använder bussarkitekturen Harvard – kan hämta och data och instruktioner parallellt. Flyttalsaritmetiken stöder enkel precision enligt IEE-754. Dessutom finns DSP-funktioner som barrel shifter och ackumulerande multiplikation (MAC). Bild 2 beskriver RX-cpu:n.

RX-KÄRNAN IMPLEMENTERADES FÖRST I styrkretsfamiljen RX600 som konstru-

erades för högprestandatillämpningar med krav på en 32 bitars cisc med både höga cpu-prestanda och hög integrering av flashminne och komplexa periferierheter. Dessa krav betydde att 90 nm monosflash var den mest effektiva processen. Denna flashprocess ger en flashåtkomsttid på 10 nanosekunder vilket betyder att RX600 kan exekvera operationer från flash i 100 MHz, single cycle utan stöd i extra logik. Att den tillverkas i 90 nm betyder att det finns plats för 2 Mbyte flashminne och 256 kbyte SRAM på chipet och utöver detta ett stort antal periferierheter, som gränssnitt för Ethernet, USB (Host/Device/OTG) och Can, motorstyrningstimrar, och mycket annat.

RX600-familjen är en ideal lösning för många tillämpningar och 90 nm monosflash är ideal för höga prestanda. Men det finns en annan klass av tillämpningar där kraven på prestanda inte är riktigt lika höga. De har istället mycket tuffare krav på strömförbrukning och särskilt

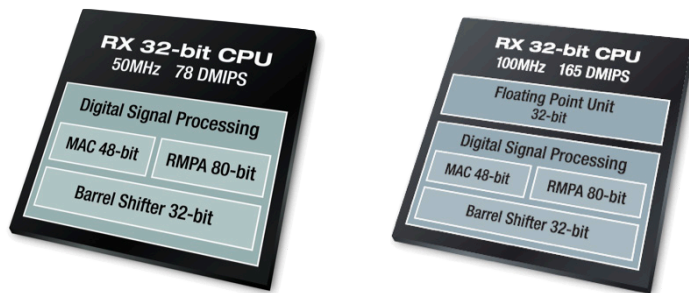
på drivspänning. För den här typen av tillämpningar är en 90 nm monosflash-process inte lika lämplig. Däremot finns en lågspännings- och lågeffektsmonosflashprocess i 130 nm som utgör en ideal plattform för en familj kretsar med den prestandakarakteristik dessa marknader kräver.

Bild 3 beskriver skillnaden mellan de två avancerade monosflashteknikerna. 90 nm-processen ger hög prestanda på åtkomst, god strömförbrukning och möjlighet att integrera stora onchipminnen, medan 130 nm-processen byter prestanda och maximerad minnesstorlek mot lägre strömförbrukning i aktiv mode och RTC-mode (RTC är en low power mode där realtidskalenderklockan fortfarande är aktiv och passar tiden).

FÖR ATT RX SKULLE VARA lämpad för de krav som ställs på lågeffektsmarknaden, var det också nödvändigt att titta på de funktioner som implementeras i cpu-kärnan. Dels ville man minimera ström-

	90 nm MONOS Process	130 nm MONOS process
CPU Core	RX600	RX200
Max Flash size	2 Mbytes	1 Mbyte
Flash access Time	10 ns	20 ns
Operating voltage Range	3v or 5v	1.62 – 5.5v
Active Power Consumption	500 uA / MHz	200 uA / MHz
RTC Mode	3 uA	1.3 uA

Bild 3. Monosflash i 90 respektive 130 nanometer.



**Bild 4.** Skillnaderna mellan RX600 och den nya familjen RX200.

	RX200 Series	RX600 Series
CPU Core	RX Family Architecture Harvard Architecture Bus System 5 Stages Pipeline General Purpose Reg : 32b x 16 DSP Instruction Support Multiplication of 32b x 32b : 1 cycle Division of 32b / 32b : 2-20 cycles	←
Operating Frequency	50MHz with No Wait Memory Access	100MHz with No Wait Memory Access
Instruction Queue	32 bytes x 4	64 bytes x 4
Single Precision FPU	Not Available	Available
Performance	1.56 DMIPS/MHz	1.65DMIP/MHz

förbrukningen och dels upprätthålla kompatibilitet med implementeringar för den existerande RX-cpu-kärnan

Man tittade på två områden i cpu-kärnan. Den första och förmodligen viktigaste var implementeringen av flyttalsenheten. Det är ganska ovanligt att flyttalsoperationer behövs i lågeffekts-tillämpningar. Eftersom en flyttalsenhet skulle ha förbrukat både kiselutrymme och effekt, så togs den bort ur lågeffekts-implementeringen.

Det andra området var själva bussarkitekturen. RX600 har en extremt effektiv sådan – data- och instruktionsbuss är 64 bitar bred. Å andra sidan drar två 64-bitarsbussar mycket ström och tar dessutom upp mycket kiselutrymme. Så för lågeffektsimplementeringen bestämdes att bussbredden skulle reduceras till 32 bitar. Detta har dessutom endast en

mindre effekt på RX-kärnans prestanda – i många tillämpningar är skillnaden i prestanda från bussreduceringen försumbar.

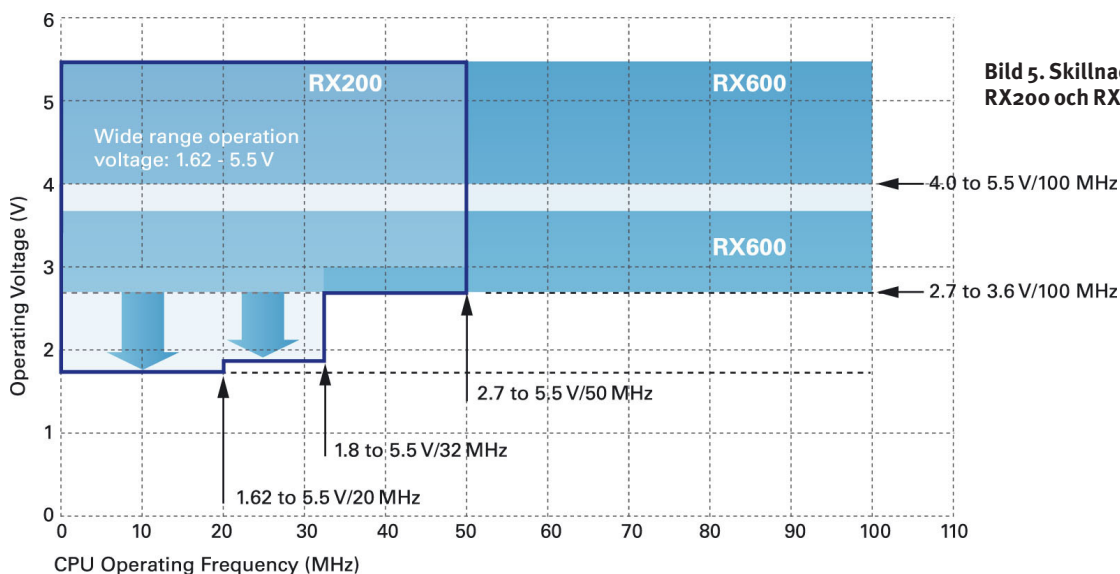
RX200 är namnet på den nya implementeringen av RX-kärnan i 130 nm monosflash. Den är binärkompatibel med föregångaren RX600 och har ett betydligt bredare drivspänningsintervall (1,62–5,5 V) och mindre strömförbrukning. Bild 4 visar implementeringsskillnaderna mellan cpu:erna i RX600 och RX200.

ATT ANVÄNDA OLIKA processtekniker för att implementera i grunden samma cpu-kärna erbjuder många fördelar för konstruktören. Det kan man se i respektive krets-karakteristik för RX600- och RX200-familjerna (bild 5).

Att man använder flera olika process-

teknologier innebär att användaren kan standardisera på en enda cpu-arkitektur som möter samtliga tillämpningsbehov. Att man dessutom använder samma designregler för alla dessa implementeringar betyder att många periferenheter och funktioner är gemensamma mellan kretsarna, vilket betyder att mjukvara och utvecklingsverktyg är desamma.

I framtiden kommer ytterligare processteknologier att tas i bruk, vilket betyder att ännu fler processorfamiljer kan konstrueras kring RX-kärnan. Detta kommer att tillåta utvecklandet av kretsar med ännu högre cpu-prestanda och ännu större flashminneskonfigureringar, och kretsar med olika karakteristik, samtidigt som kompatibilitet med andra medlemmar i familjen upprätthålls.



**Bild 5.** Skillnader i karakteristik mellan RX200 och RX600